

Caminho de Dados ou Ciclo da Instrução

1. Explique detalhadamente os formatos de palavra R-R e R-M.
2. Explique todas as fases do ciclo de instrução detalhadamente.
3. Desenhe o caminho de dados básico completo realizando uma operação SW R3, R4, OFFSET, onde R3 = 5, R4 = 8 e OFFSET = 12.
4. Realize as seguintes operações LW R3, R3, \$MEM1 e SUB R3, R3, R3, e atualize a tabela, de acordo com os seguintes valores:

BR	CACHE
R1 = MEM	\$MEM1 = 8
R2 = MEM	\$MEM2 = 4
R3 = MEM	

5. Uma CPU executa cada instrução em uma série de pequenas etapas, que costuma ser denominada ciclo
 - (a) buscar-decodificar-executar.
 - (b) identificar-processar-entregar.
 - (c) carregar-processar-armazenar.
 - (d) carregar-compilar-executar.
 - (e) interpretar-compilar-executar.
6. Qual característica NÃO se refere à memória cache de processadores?
 - (a) Tem o objetivo de reduzir o tempo de acesso à memória principal.
 - (b) Os dados nela armazenados são cópias de parte da memória principal.
 - (c) É implementada pelo sistema operacional com suporte do hardware.
 - (d) Pode ser inserida diretamente no chip do processador.
 - (e) É comumente encontrada em processadores RISC.
7. As seguintes características sobre registradores estão corretas, EXCETO:
 - (a) Capacidade de armazenamento limitada.
 - (b) Alta velocidade.
 - (c) Residem fisicamente na CPU.
 - (d) Principal objetivo é aumentar a eficiência de processamento.
 - (e) Não volátil.

8. Nas arquiteturas dos processadores modernos encontra-se implementado, via de regra, o conceito de pipeline no processo de execução de instruções. Assinale a alternativa que apresenta três etapas funcionais que costumam fazer parte do pipeline e que são implementadas por unidades específicas.
- (a) Busca de instrução, decodificação de instrução e busca do operando.
 - (b) Codificação de instrução, tratamento de instrução e decodificação de instrução.
 - (c) Divisão do clock, acesso direto à memória e verificação de paridade.
 - (d) Operação lógica, operação aritmética e acesso direto à memória.
 - (e) Overclocking, underclocking e "bufferização" de dados a serem processados
9. No que diz respeito à arquitetura dos computadores, um componente realiza as funções de processamento de dados, enquanto outro oferece armazenamento interno à CPU. Esses componentes são conhecidos, respectivamente, como:
- (a) Unidade de Controle / Memória Cache
 - (b) Unidade de Controle / Registradores
 - (c) Unidade Lógica e Aritmética / Pipeline
 - (d) Unidade Lógica e Aritmética / Cache
 - (e) Unidade Lógica e Aritmética / Registradores
10. Existe uma tecnologia, em que as instruções são executadas simultaneamente. Mesmo que o processador leve cinco ciclos de clock para executar cada instrução, podem existir cinco instruções simultâneas em diferentes estágios de execução. Por esta razão, a impressão que se tem é que cada instrução leva um ciclo de clock para ser realizada. Muitos processadores modernos possuem múltiplos decodificadores de instrução, que permitem múltiplos canais de execução de instruções. Dessa forma, mais de uma instrução é realizada durante cada ciclo de clock. Esta tecnologia é conhecida por
- (a) Cache.
 - (b) Unidade Lógico-Aritmética.
 - (c) Pipeline.
 - (d) Ciclo da Instrução.
 - (e) Banco de Registradores.
11. É um item que NÃO integra um pipeline de cinco estágios:
- (a) Execução de instrução.
 - (b) Decodificação de instrução.
 - (c) Gravação.
 - (d) Busca de operando.
 - (e) Divisão do clock.

12. Com foco na organização interna de uma Unidade Central de Processamento (UCP), baseada no modelo de Von Neumann, assinale a alternativa correta.
- (a) O registrador mais importante da UCP é o IR (Instruction Register), o qual indica a próxima instrução a ser buscada para execução.
 - (b) A Unidade Lógica e Aritmética (ULA) efetua operações complexas relativas a valores armazenados na memória ROM.
 - (c) A sequência de etapas para execução de cada instrução é chamada de ciclo decodificar-buscar-executar.
 - (d) As unidades de dados movimentadas entre a memória e os registradores são chamadas de palavras.
 - (e) O barramento é sempre externo à UCP, conectando-a à memória.
13. A Unidade de Controle (UC) é responsável por gerar todos os sinais que controlam as operações no exterior da CPU e por dar todas as instruções para o correto funcionamento interno da CPU. Nesse contexto, é INCORRETO afirmar:
- (a) A UC executa as ações básicas pré-programadas pelo próprio fabricante do processador, sendo elas: busca, decodificação e execução.
 - (b) A UC, dependendo do tipo de microprocessador, pode ser fixa ou programável.
 - (c) A unidade de busca carrega a instrução requisitada pelo processador a partir da verificação na memória principal e, caso não a encontre, vai procurá-la nas memórias cache.
 - (d) A unidade de busca envia a instrução encontrada para a unidade de decodificação, que, por sua vez, terá como responsabilidade tratá-la e enviá-la à unidade de execução.
 - (e) Antes do envio da instrução para processamento, a unidade de decodificação consulta o microcódigo para saber o que a instrução faz e quais requisitos devem ser satisfeitos para deixar a instrução pronta para execução.